

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 03-167521

(43)Date of publication of application :19.07.1991

(51)Int.Cl.

G02F 1/133

G09G 3/36

H04N 5/66

H04N 9/12

(21)Application number : 01-306411

(22)Date of filing : 28.11.1989

(71)Applicant : FUJITSU LTD

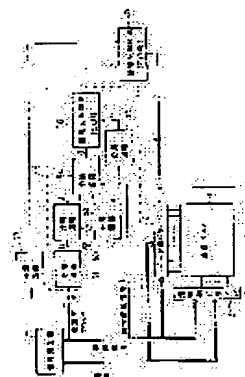
(72)Inventor : HARAGUCHI MUNEHIRO
HOSHIYA TAKAYUKI
KANEKO YOSHIYA
MURAKAMI HIROSHI
YAMAGUCHI HISASHI

(54) METHOD FOR DRIVING LIQUID CRYSTAL PANEL

(57)Abstract:

PURPOSE: To suppress the unequal luminance of liquid crystal cells and to average the burden of a power source by executing the polarity inversion of the voltage to be impressed to the respective liquid crystal cells of a simple matrix at equal intervals for each of two lines.

CONSTITUTION: A frequency dividing circuit 55 divides down a polarity inversion signal (f) by two at the rise of the pulse thereof and outputs the signal (h) to a logical inversion circuit 56. The logical inversion circuit 56 makes the exclusive OR of the signal (g) and the signal (h), the output of which is a signal (i). A frequency dividing circuit 57 divides down the scanning data clock signal (a) by n at the rise of the pulse thereof, the output of which is The logical inversion circuit 58 makes the exclusive OR of the signal (i) and the signal (j), the output of which is (k). The (k) inverts at every two line and the signal which is deviated in phase by 90° each per frame and is deviated phase by 180° per n-line scanning. The burden of a power source is flattened and the generation of flickers is suppressed. In addition, the generation of the unequal luminance is suppressed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2820160号

(45) 発行日 平成10年(1998)11月5日

(24) 登録日 平成10年(1998)8月28日

(51) Int. Cl. ⁶

識別記号

F I

G02F 1/133

545

G02F 1/133

545

請求項の数 1 (全 9 頁)

(21) 出願番号 特願平1-306411

(22) 出願日 平成1年(1989)11月28日

(65) 公開番号 特開平3-167521

(43) 公開日 平成3年(1991)7月19日

審査請求日 平成8年(1996)11月11日

(73) 特許権者 999999999

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1
番1号

(72) 発明者 原口 宗広

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(72) 発明者 星屋 隆之

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(72) 発明者 金子 淑也

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(74) 代理人 弁理士 青木 朗 (外3名)

審査官 吉野 公夫

最終頁に続く

(54) 【発明の名称】 液晶パネルの駆動方法

1

(57) 【特許請求の範囲】

【請求項1】 データ側電極とスキャン側電極とを交互に交差して設けたマトリクス型液晶パネルの、正電圧印加モード時に、選択されるデータ側電極にはVを、スキャン側電極には0を印加し、非選択のデータ側電極には (1-2/a) Vを、非選択のスキャン側電極には (1-1/a) Vを印加し、負電圧印加モード時に、選択されるデータ側電極には0を、スキャン側電極にはVを印加し、非選択のデータ側電極には2V/aを、非選択のスキャン側電極にはV/aを印加する駆動方法において、正電圧印加モードで駆動する正極性期間と負電圧印加モードで駆動する負極性期間とを、2ライン走査する毎に反転すると共に、2ライン走査毎に行う極性反転をフレーム毎に90°ずつ位相をずらして開始させ、かつnライン走査毎に180°位相をずらすことを特徴とする液晶パ

2

ネルの駆動方法。

【発明の詳細な説明】

【概要】

単純マトリクス構造の液晶パネルの駆動方法に関し、単純マトリクス駆動の液晶表示装置における輝度むらの発生を抑えることを目的とし、

データ側電極とスキャン側電極とを交互に交差して設けたマトリクス型液晶パネルの、正電圧印加モード時に、選択されるデータ側電極にはVを、スキャン側電極には0を印加し、非選択のデータ側電極には (1-2/a) Vを、非選択のスキャン側電極には (1-1/a) Vを印加し、負電圧印加モード時に、選択されるデータ側電極には0を、スキャン側電極にはVを印加し、非選択のデータ側電極には2V/aを、非選択のスキャン側電極にはV/aを印加する駆動方法において、正電圧印加モードで

駆動する正極性期間と負電圧印加モードで駆動する負極性期間とを、2ライン走査する毎に反転すると共に、2ライン走査毎に行う極性反転をフレーム毎に 90° ずつ位相をずらして開始させ、かつnライン走査毎に 180° 位相をずらすように構成する。

〔産業上の利用分野〕

本発明は単純マトリクス構造の液晶パネルの駆動方法に関する。

近年、パーソナルコンピュータやワードプロセッサ等の普及に伴い、その表示装置として大型で消費電力が大きいCRTに代わり、軽量、薄型で電池駆動も可能な液晶表示装置の採用が顕著になってきている。液晶表示装置の駆動方式は単純マトリクス型とアクティブマトリクス型に大別されるが、アクティブマトリクス型はマトリクスを構成する各画素に非線型素子が必要であるために製造が困難であり、現在は表示容量の大きい液晶表示装置には一般に単純マトリクス構造が採用されている。

ところが、単純マトリクス構造の液晶表示装置では、表示容量を増やすに従って、その特性上表示パターンで輝度むら（クロストーク）が生じ、表示状態が劣化するために、この輝度むらをなくすことが望まれている。

〔従来の技術〕

第8図は第6図に示す単純マトリクス構造の液晶パネルにおいて、その X_1 列および X_2 列のように1列全ての液晶表示素子に『明』書込みをした時（液晶の表示は○）、および『暗』書込みをした時（液晶の表示は●）の、液晶パネル駆動波形を示すものである。図において（a）はデータ側電圧で、太線は X_1 列の特性、点線は X_2 列の特性であり、（b）および（c）はスキャン側電圧の Y_1 特性および Y_2 特性、（d）はセル α の駆動電圧波形（太線）、セル β の駆動電圧波形（点線）である。

なお、従来の駆動方法では、第7図に示す電圧平均化法を採用しており、第1の周期を1フレームの期間中選択し、次のフレームで第2の周期を選択するものや、何ラインかおきに第1の周期と第2図の周期とを切り換えるものが実用化され、液晶セルに直流成分が印加されないようにして、液晶パネル特性を劣化させない高信頼な駆動が実現されている。この第1の周期と第2の周期の切り換えを行うことを極性反転と呼び、その制御信号を極性反転信号と呼ぶ。

ところで、前述のような従来の液晶の駆動方法において、第9図に示すように液晶パネルの全面に『明』表示を行い、その中に段階状に縞模様の『暗』表示を行う場合を考えてみる。このとき、 y_1 行の x_1 列のセルX、 x_3 列のセルY、及び x_5 列のセルZの電圧印加波形は第10図に示すようになる。この図から分かるように、セル印加電圧が正から負、或いは負から正に反転する時、セル波形がなまってしまい、その 나머りの回転は表示パターンによって異なる。液晶は実効値応答であるので、波形がなまるほど実効電圧に差がつき、表示パターンにより表示

むら（輝度むら）が発生するという問題があった。即ち、第9図の表示パターンで説明すれば、セルXが最も明るく、セルZが最も暗くなり、縞模様の多い列の『明』セルほど暗くなるという問題が生じていた。

そこで、本出願人は全てのセルに印加する電圧の反転回数を同じにできる液晶表示装置の駆動方法を既に提案した（特願昭62-268300号）。この方法をデータ側電極とスキャン側電極とを備えた単純マトリクス型液晶パネルの全面に『明』書き込みを行う場合の、ある液晶セルが属するデータ側電極と、スキャン側電極およびセルの駆動波形を用いて第11図により説明する。尚、この液晶パネルの駆動電圧は正負の交番電圧によって行われ、正電圧印加モード時には、データ側電極の選択時にはVが、非選択時には $(1-2/a)V$ が、スキャン側電極の選択時には0が、非選択時には $(1-1/a)V$ が印加され、負電圧印加モード時には、データ側電極の選択時には0が、非選択時には $2V/a$ が、スキャン側電極の選択時にはVが、非選択時には V/a が印加されるものとする。この方法では、フレームAとフレームCにおいてフレーム全体の印加電圧の極性を反転するフレーム反転駆動を行い、フレームBとフレームDにおいて前述のフレーム反転に加えて印加電圧の極性を1ライン毎に反転するライン反転駆動を行う。

〔発明が解決しようとする課題〕

ところが、本出願人の提案した方法では、全面『明』表示を行った時、セル印加波形は第11図から分るように、2フレーム目（Bフレーム）で全てのセルが1ライン選択される毎にセルに印加される電圧が変化するため、その時は電源に大きい負担がかかるという問題がある。また、フレーム単位で周期的な波形が印加されるため、フリッカが生じるなどの問題が生じていた。

本発明は全てのセルに印加される電圧が正から負、或いは負から正に反転する回数を同じにできる液晶表示装置の駆動方法において、電源の負担を平均化し、フリッカの発生を抑えると共に、輝度むらの発生も抑制することができる単純マトリクス駆動の液晶表示方法を提供することを目的としている。

〔課題を解決するための手段〕

第1図は本発明の方法の原理を説明する図である。本発明の方法では、データ側電極とスキャン側電極とを交互に交差して設けたマトリクス型液晶パネルの、正電圧印加モード時に、選択されるデータ側電極にはVを、スキャン側電極には0を印加し、非選択のデータ側電極には $(1-2/a)V$ を、非選択のスキャン側電極には $(1-1/a)V$ を印加し、負電圧印加モード時に、選択されるデータ側電極には0を、スキャン側電極にはVを印加し、非選択のデータ側電極には $2V/a$ を、非選択のスキャン側電極には V/a を印加する。そして、正電圧印加モードで駆動する正極性期間と負電圧印加モードで駆動する負極性期間とを、走査データシフトクロックにより2ラ

イン走査する毎に反転すると共に、2ライン走査毎に行う極性反転を1フレーム終了毎に 90° ずつ位相をずらし開始させ、かつ n ライン(図では $n=6$)走査毎に 180° 位相をずらすようにして液晶表示装置を駆動する。

〔作用〕

本発明の液晶表示装置の駆動方法によれば、単純マトリクス各液晶セルに印加する電圧の極性反転が、2ライン毎に等間隔で行われるので、液晶セルの輝度むらが抑えられると共に、電源の負担が平均化する。また、極性反転モードは各フレームで 90° ずつずれ、更に、 n ライン毎に 180° 位相をずらすことによりどのようなパターンを表示してもフレーム単位で周期的な波形が印加されることがなくなり、フリッカが発生しなくなる。

〔実施例〕

以下添付図面を用いて本発明の実施例を詳細に説明する。

第2図は本発明の方法を実施するための装置構成図である。液晶パネル1には液晶セルのデータ側電極を制御するデータ側ドライバ2と、走査側電極を制御する走査側ドライバ3がある。そして、データ側ドライバ2および走査側ドライバ3には信号発生器4が接続しており、データ側ドライバ2にはこの信号発生器4に内蔵される電源回路から電圧 V 、 $(1-2/a)V$ 、 $2V/a$ 、および0の各電位が与えられ、走査側ドライバ3には同じ電源回路から V 、 $(1-1/a)V$ 、 V/a 、および0の各電位が与えられる。

また、信号発生器4はパーソナルコンピュータ等の制御機器等からの指令に応じて、データ側ドライバ2および走査側ドライバ3に液晶パネル表示データであるXデータおよび走査データであるYデータを与える。そして、データ側ドライバ2および走査側ドライバ3は信号発生器4からのXデータ、Yデータに応じて、液晶パネル1の各データ側電極および各走査側電極に前述の電源回路からの電圧のうちの何れかを選択して与える。

即ち、液晶パネル1を正の電圧で駆動する正電圧印加モード時には、Xデータに基づいてデータ側ドライバ2は選択されるデータ側電極には V を、非選択のデータ側電極には $(1-2/a)V$ を印加し、一方、走査側ドライバ3はYデータに基づいて、選択される走査側電極には0を、非選択の走査側電極には $(1-1/a)V$ を印加する。同様に、液晶パネル1を負の電圧で駆動する負電圧印加モード時には、データ側ドライバ2はデータ側電極の選択時には0を、非選択時には $2V/a$ を印加し、走査側ドライバ3は走査側電極の選択時には V を、非選択時には V/a を印加する。

更に、信号発生器4には極性変換回路5が接続されており、極性変換回路5にはインバータ50、4つのパルス分周回路51, 52, 53, 55, 57、切換回路54、及び論理反転回路56, 58がある。そして、信号発生器4からの走査データクロック信号 a は分周回路51, 57入力され、極性反転

信号 f は切換回路54と分周回路55に入力される。

極性変換回路5の動作を、説明のために1フレームが4ラインで構成されている場合について、第3図を用いて説明する。分周回路51は走査データシフトクロック信号 a をそのパルスの立ち下がりで2分周し、2分周された出力は分周回路52には信号 b として直接入力され、分周回路53にはインバータ50を介して反転された信号 c として入力される。これらの分周器52, 53は、入力される信号 b, c をそのパルスの立ち上がりで2分周し、信号 d, e として切換回路54に出力する。

極性反転信号 f はフレーム毎に極性を反転する信号であり、この極性反転信号 f が入力される切換回路54では、信号 f がハイレベル“H”の時に信号 d を出力信号 g として論理反転回路56に出力し、信号 f がローレベル“L”の時に信号 e を出力信号 g として論理反転回路56に出力する。また、分周回路55は極性反転信号 f をそのパルスの立ち上がりで2分周し、信号 h として論理反転回路56に出力する。論理反転回路56は信号 g と信号 h の排他的論理和(EOR)をとるものであり、この出力が信号 i となる。分周回路57は走査データクロック信号 a をそのパルスの立ち下がりで n 分周(図では $n=6$)し、その出力が j となる。論理反転回路58は信号 i と信号 j との排他的論理和(EOR)をとるものであり、この出力が k となる。第3図に示すように、この信号 k が2ライン毎に反転し、且つフレーム毎に位相が 90° ずれ、さらに、 n ライン走査毎に 180° 位相がずれるような信号となる。

この信号 k を第2図に示すようにデータ側ドライバ2と走査側ドライバ3に入力することにより、電源回路部の偏った負担、及び表示のフリッカを抑えつつ、『暗』表示が縞状の列における『明』表示の液晶セルの輝度むらを抑えることができる。第4図は全列『明』表示を行った場合に、本発明の方法により1行目の液晶セルに印加される電圧波形の様子をフレーム毎に示すものであり、第6図に示した液晶セル α の本発明の方法による駆動波形(従来の方法による波形は第7図(d)に示してある)を示すものである。この図から分かるように、印加電圧の極性は2ライン毎に反転し、且つフレーム毎に位相が 90° ずれ、更に、 n ライン走査毎に 180° 位相がずれており、駆動波形に1フレーム以上の周期性がなく、フリッカは発生しなくなる。

ここで、前述した第9図に示す液晶パネルの全面に『明』表示を行い、その中に階段状に縞模様の『暗』表示を行うパターンにおける y_i 行の x_i 列のセル X 、 x_s 列のセル Y 、及び x_s 列のセル Z の、本発明の方法による電圧印加波形を第5図に示す。この例では $n=7$ に設定した。この図から分かるように、セル印加電圧が正から負、或いは負から正に反転する時、セル波形がなまってしまうても、本発明の方法によれば、そのなまりの回数(図に数字で示す)は表示パターンに係わらず同じにな

7

る。よって、本発明では表示パターンにより表示むら（輝度むら）が発生せず、セルX,Y,Zが皆同じ明るさになる。

以上のように、本発明の駆動方法によれば、輝度むらが抑えられることに加えて、フリッカが抑えられるので、一層の表示品質の向上を図ることができる。

【発明の効果】

以上説明したように本発明によれば、単純マトリクス駆動の液晶表示装置において、電源の負担が平均化され、フリッカの発生を抑えられると共に、輝度むらの発生も抑制することができ、表示品質を向上するという効果がある。

【図面の簡単な説明】

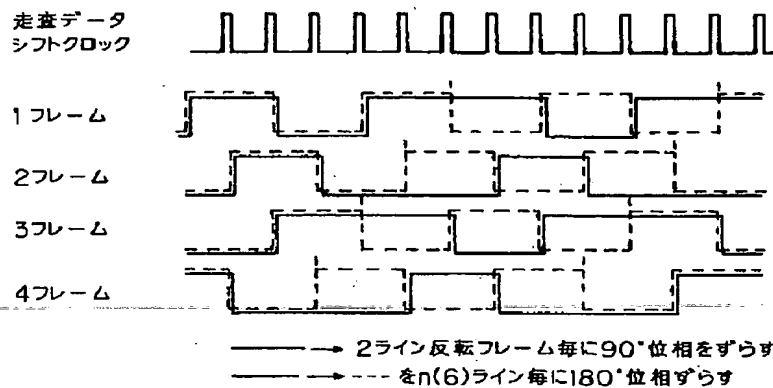
第1図は本発明の液晶パネルの駆動方法の原理説明図、第2図は本発明の方法を実施する装置の一実施例の構成を示す回路図、第3図は第2図の各部の波形を示す波形

8

図、第4図は本発明の方法により第6図のセル α を駆動する時の駆動波形図、第5図は本発明の方法により第9図のセルX,Y,Zを駆動する時の駆動波形図、第6図は液晶セルの表示パターン例を示す図、第7図は液晶パネルを駆動する際に用いる電圧平均化法を示す図、第8図は第6図のセル α 、セル β の従来の駆動方法による駆動電圧波形図、第9図は5×8ドットの液晶パネルの表示パターンの例を示す図、第10図は第9図のセルX,Y,Zを従来の駆動法により駆動した時の駆動波形を示す図、第11図は既に提案された電圧の極性反転を同数にできる駆動法の説明図である。

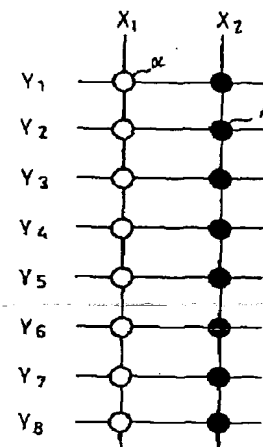
1……液晶パネル、2……データ側ドライバ、3……走査側ドライバ、4……信号発生器、5……極性変換回路、51,52,53,55,57……分周回路、54……切換回路、56,58……論理反転回路。

【第1図】



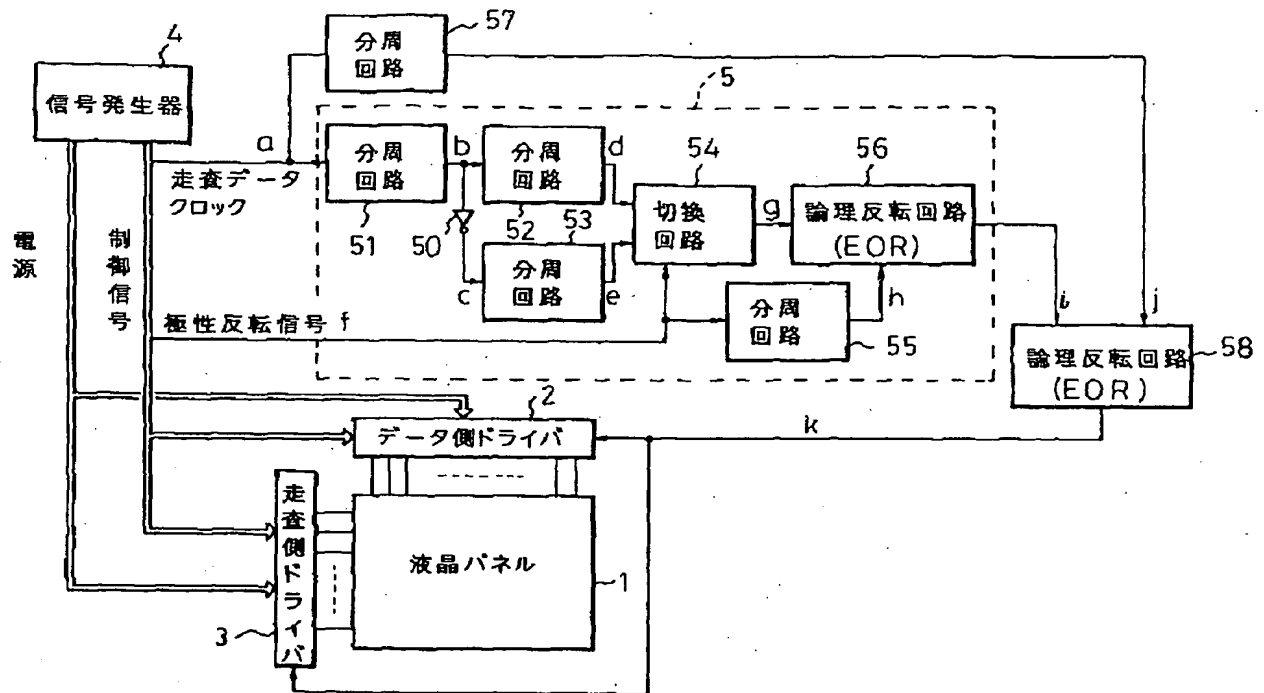
本発明の原理図

【第6図】



表示パターン例

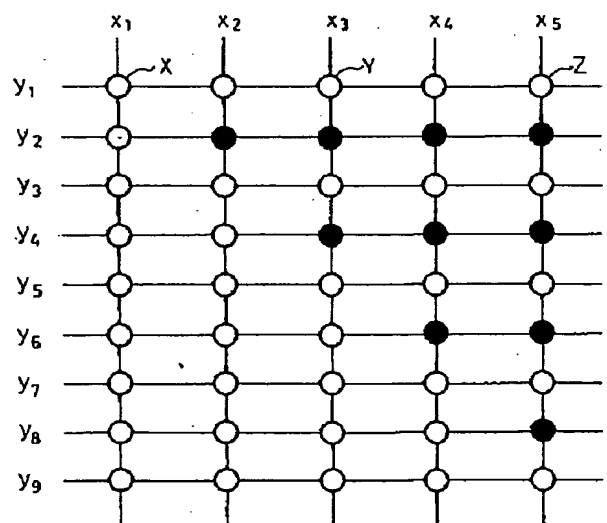
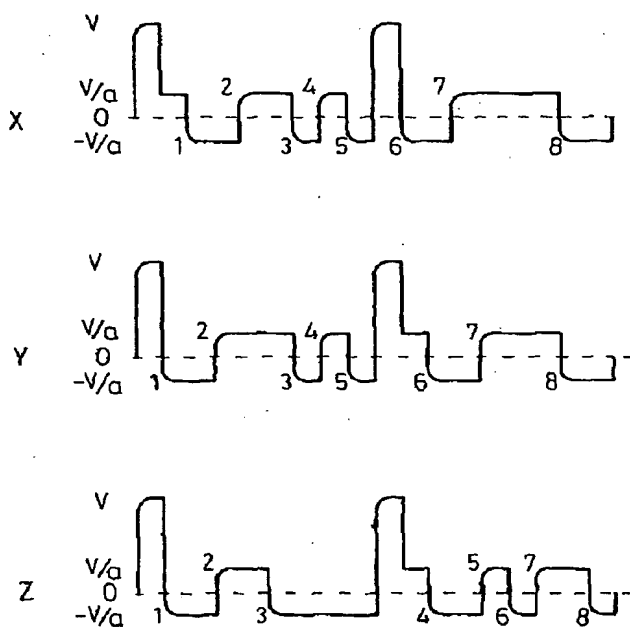
【第2図】



本発明の方法を実施例する装置

【第5図】

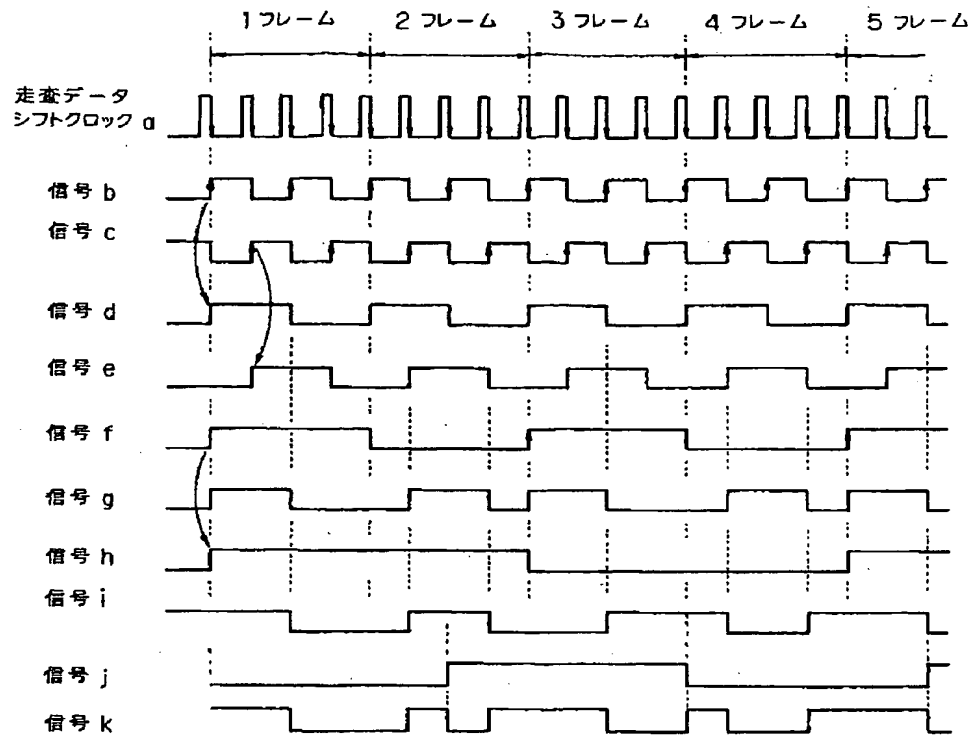
【第9図】



表示パターン例

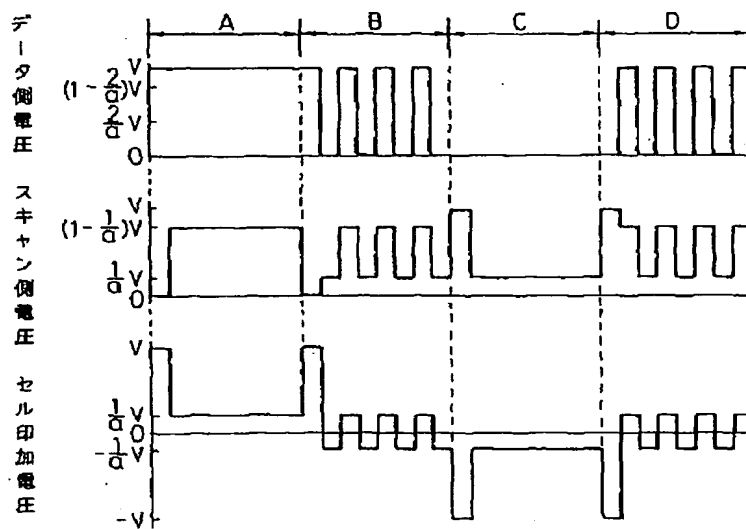
第9図の液晶セルX、Y、Zの本発明による駆動波形

【第3図】



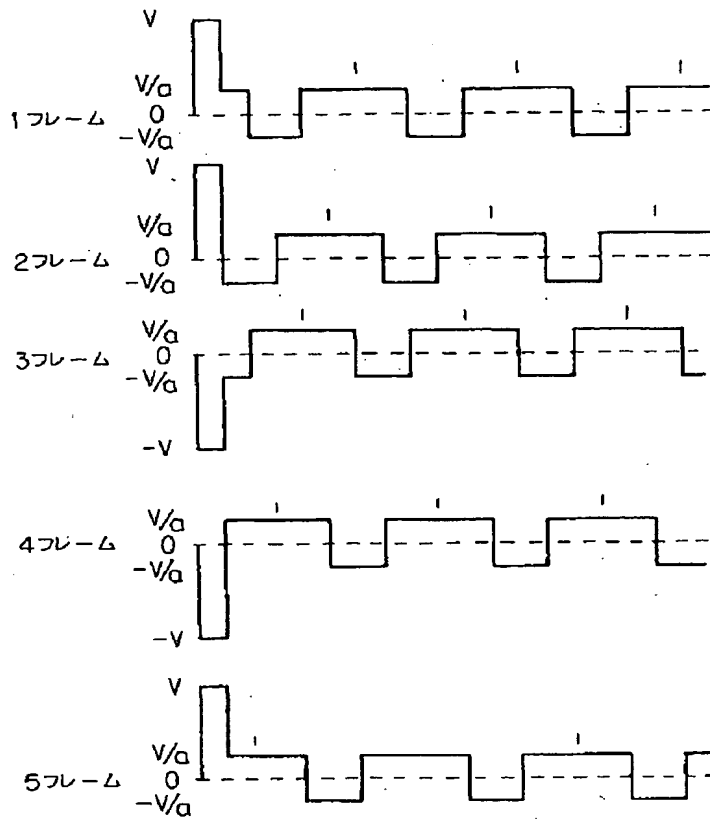
第2図の各部の動作波形

【第11図】



既に提案された電圧の極性反転を同数にてきる駆動法

【第4図】



本発明の方法により白表示を行うセルの
各フレームにおける印加電圧波形

【第7図】

		第1の周期	
		データ側電圧	
		○表示	●表示
		V	$(1 - \frac{2}{a})V$
スキャン側電圧	選択時	0	V
	非選択	$(1 - \frac{1}{a})V$	$\frac{V}{a}$

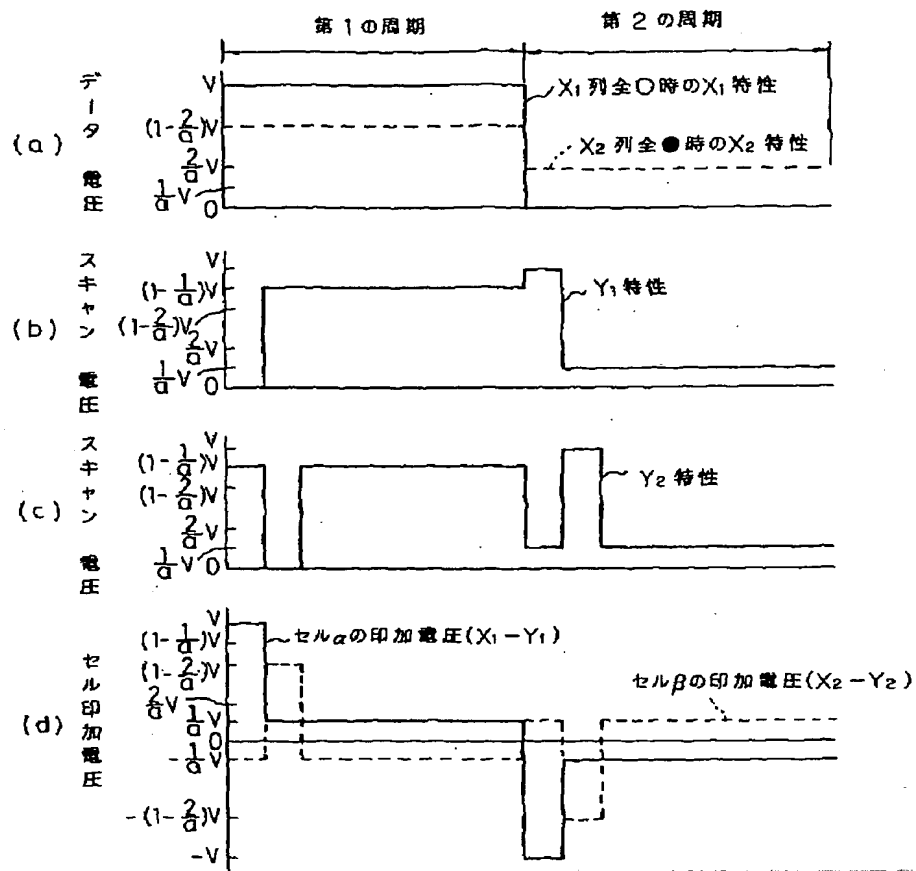
(a)

		第2の周期	
		データ側電圧	
		○表示	●表示
		0	$(\frac{2}{a})V$
スキャン側電圧	選択時	V	-V
	非選択	$\frac{V}{a}$	$-\frac{V}{a}$

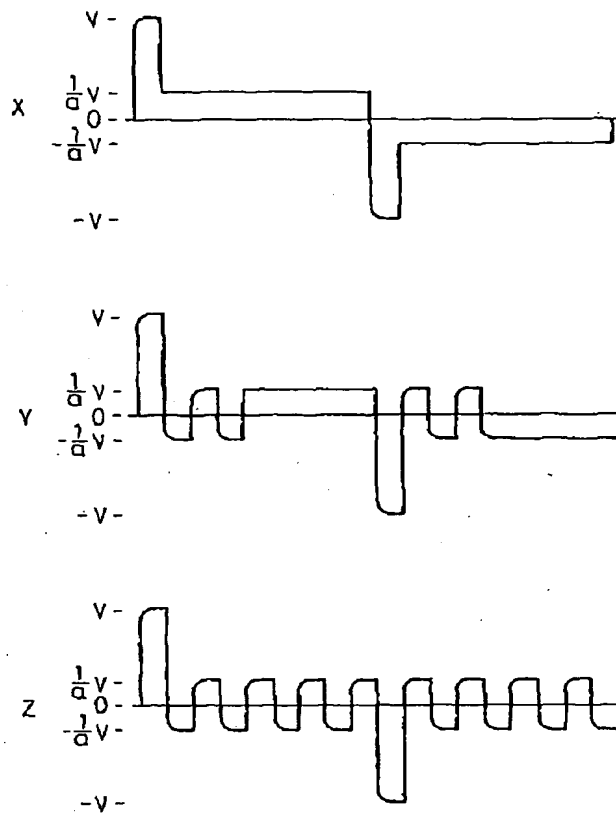
(b)

電圧平均化法を示す図

【第8図】

第5図のセル α , β の駆動電圧波形図

【第 1 0 図】



第9図の液晶セルX, Y, Zの従来法による駆動波形

フロントページの続き

- (72)発明者 村上 浩
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内
- (72)発明者 山口 久
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内
- (56)参考文献 特開 平2-275988 (J P, A)
- (58)調査した分野(Int. Cl. ⁶, D B名)
G02F 1/133 545